



MINISTERIO DE EDUCACIÓN DE LA NACIÓN
UNIVERSIDAD NACIONAL DE LA RIOJA
CONSEJO DEPARTAMENTAL
DEPARTAMENTO ACADÉMICO DE CIENCIAS Y TECNOLOGÍAS
APLICADAS A LA PRODUCCIÓN, AL AMBIENTE Y AL URBANISMO

“2019 – Año del 70° Aniversario de la Gratuidad de la Enseñanza Universitaria”

LA RIOJA, 22 AGO 2019

VISTO: El Expediente N° 00-06269/2019, mediante el cual el Ing. Ricardo Fabián Maldonado, en su carácter de Profesor Adjunto A/C de la cátedra "Electrónica Digital", remite el Plan Anual de Actividades de Cátedra y los Planes Anuales de Actividad de los Docentes - Año 2019, correspondiente a la asignatura señalada, matricialmente dependiente de este Departamento Académico, perteneciente a la carrera Ingeniería en Sistemas de Información - Plan de Estudio Ord. N° 420/10 - TO Ord. N° 448/11, y;

CONSIDERANDO:

Que de fs. 02 a 37 de autos, obra original del Plan Anual de Cátedra Parte A: Aspectos Generales y Parte B: Aspectos Curriculares - Año 2019, correspondiente a la asignatura "Electrónica Digital", curricularmente inserta en tercer año - 1er. Cuatrimestre de la carrera Ingeniería en Sistemas de Información - Plan de Estudio Ord. N° 420/10 - TO Ord. 448/11, elaborado por el docente causante, en cumplimiento de lo establecido en el Artículo 18° del Régimen General de la Carrera Docente, aprobado por Ord. N° 171/19.

Que a fs. 38 a 40, el Director de la carrera Ingeniería en Sistemas de Información, Ing. Fernando Sanchez Arroyo, adjunta el informe de Planificaciones Anuales, el cual se describe la evaluación del Plan Anual de Actividades correspondiente a la asignatura "Electrónica Digital", presentado por el Ing. Ricardo Maldonado, emitiendo informe de su competencia el que concluye expresando que el Plan Anual en cuestión cumple en forma adecuada con las estipulaciones de la Ord. 171/19.

Que a fs. 41/42, el Gabinete de Actividades Pedagógicas (GAP), del Departamento Académico de Ciencias Exactas, Físicas y Naturales, de donde depende estructuralmente la carrera Ingeniería en Sistemas de Información, adjunta informe relativo al Plan Anual de Actividades de Cátedra, en cuestión, sin producir objeciones al texto presentado.

Que el tema fue tratado en Sesión Ordinaria del Consejo Departamental celebrada el 22 de agosto de 2019, resultando aprobado por unanimidad.

[Firma manuscrita]

///...

284



MINISTERIO DE EDUCACIÓN DE LA NACIÓN
UNIVERSIDAD NACIONAL DE LA RIOJA
CONSEJO DEPARTAMENTAL
DEPARTAMENTO ACADÉMICO DE CIENCIAS Y TECNOLOGÍAS
APLICADAS A LA PRODUCCIÓN, AL AMBIENTE Y AL URBANISMO

“2019 – Año del 70° Aniversario de la Gratuidad de la Enseñanza Universitaria”

LA RIOJA, 22 AGO 2019

.../// (2)

Por ello y atento a las facultades conferidas en el Estatuto Universitario,

**EL CONSEJO
DEL DEPARTAMENTO ACADÉMICO DE CIENCIAS Y TECNOLOGÍAS
APLICADAS A LA PRODUCCIÓN, AL AMBIENTE Y AL URBANISMO
DE LA UNIVERSIDAD NACIONAL DE LA RIOJA**

RESUELVE:

ARTÍCULO 1°: APROBAR el Plan Anual de Actividades de Cátedra, Parte A: Aspectos Generales y Parte B: Aspectos Curriculares - Año 2019 y los Planes Anuales de Actividad de los Docentes integrantes de la cátedra, correspondientes a la asignatura "ELECTRÓNICA DIGITAL", perteneciente al tercer año - 1er. cuatrimestre de la carrera Ingeniería en Sistemas de Información - Plan de Estudio Ord. N° 420/10 - TO Ord. 448/11, estructuralmente dependiente del Departamento Académico de Ciencias Exactas, Físicas y Naturales, cuya Parte B: Aspectos Curriculares, se consigna en el Anexo I de la presente Resolución.

ARTÍCULO 2°: Protocolícese, notifíquese y archívese.

RESOLUCIÓN C.D. D.A.C. y T.A.P.A.U. N°: 284


Dra. Alicia Azucena Leiva
Presidente Consejo Departamental
Dpto. Académico de Cs. y Tecnologías Aplicadas
a la Producción, Ambiente y Urbanismo
Universidad Nacional de La Rioja

///...



MINISTERIO DE EDUCACIÓN DE LA NACIÓN
UNIVERSIDAD NACIONAL DE LA RIOJA
CONSEJO DEPARTAMENTAL
DEPARTAMENTO ACADÉMICO DE CIENCIAS Y TECNOLOGÍAS
APLICADAS A LA PRODUCCIÓN, AL AMBIENTE Y AL URBANISMO

“2019 – Año del 70° Aniversario de la Gratuidad de la Enseñanza Universitaria”

LA RIOJA, 22 AGO 2019

.../// (3)

ANEXO I - RESOLUCIÓN CD DACyTAPAU N° 284

PLAN ANUAL DE ACTIVIDADES DE CATEDRA

Parte B: Aspectos Curriculares

Asignatura: Electrónica Digital

Carrera: Ingeniería en Sistemas de Información

Profesor Titular: Ing. Ricardo F. Maldonado

Año 2019

Sede / Delegación: **Capital**

Departamento Académico: Ciencias Exactas Físicas y Naturales

Carrera: Ingeniería en Sistemas de Información

Plan de Estudio Ordenanza N°: 448/11

Asignatura: Electrónica Digital

Curso: Tercer año

Régimen: Cuatrimestral

Equipo de Cátedra

Prof. Titular: Ing. Maldonado Ricardo Fabián

Prof. Adjunto: Ing. Sanguedolce José Nicolás

Crédito Horario: 60 horas - 4 horas semanales

Contenidos Mínimos:

Introducción a los dispositivos semiconductores. Los UJT y FET funcionando como llaves. Características de las familias lógicas TTL y CMOS. Postulados de Huntington. Sistemas Combinacionales: Multiplexores Codificadores Aritméticos. Análisis y síntesis de sistemas combinacionales. Sistemas Combinacionales Programables. ROM EPROM EE- PROM RAM SRAM DRAM. Introducción a la teoría de autómatas finitos. Diagramas de Estados. Teoremas y Definiciones. Minimización del Número de Estados. Sistemas Secuenciales: Biestables Registros Contadores

Analisis y síntesis. Técnica en la fabricación de Integrados.

///...



LA RIOJA, 22 AGO 2019

.../// (4)

ANEXO I - RESOLUCIÓN CD DACyTAPAU N° 284

CONTENIDOS

UNIDAD N° 1: Principios de Electrónica

Introducción a las señales eléctricas. Conceptos de electricidad y magnetismo. Señales analógicas y digitales. Elementos del circuito eléctrico. Pasivos: resistencia, condensador, bobina. Elementos activos, fuentes de tensión y de corriente. Leyes de Ohm y de kirchhoff, método de las mayas y los nodos. Teorema de Thévenin y Norton.

UNIDAD N° 2: Introducción a los Dispositivos Semiconductores

Características atómicas del silicio. Los materiales conductores, aisladores y semiconductores de la electricidad. Junturas, tipos, estructuras, características. Funcionamiento como llaves de distintos dispositivos activos, estructuras, características operativas. Regiones. Llaves. Inversores lógicos.

UNIDAD N° 3: Familias según la Tecnología

Procesos de integración. Familias: estructuras; características; funcionamientos. Curvas características. Regiones. Inversor lógico. Llaves y compuertas lógicas. Limitaciones y sus causas. Interferencia y Ruido. Efecto fan-out en la propagación, tiempos, retardos, márgenes de ruido y disipaciones.

UNIDAD N° 4: Álgebra de Boole

Sistemas preposicionales de Huntington. Abordaje de soluciones a problemas aplicando el Álgebra de Boole. Análisis, descripción e identificación de casos en los que se aplica el álgebra de boole. Expresiones booleanas. Implementación con circuitos electrónicos digitales.

UNIDAD N° 5: Codificadores y Multiplexores

Descripción de Codificadores y Decodificadores. Descripción de conversores de Código y códigos binarios. Codificación y la detección de errores. Descripción de selector de datos. Generación de funciones. Demultiplexores.

UNIDAD N° 6: Aritmética y Lógicos

Sistemas de numeración. Operaciones en los sistemas binarios. Indicadores SZVC. Detección y toma de decisiones lógica. Unidades aritméticas y lógicas (ALU) con selección de operación.

ASL

///...



LA RIOJA, 22 AGO 2019

.../// (5)

ANEXO I - RESOLUCIÓN CD DACyTAPAU N° 284

UNIDAD N° 7: Autómatas de Estados Finitos

Modelado de los autómatas de estado finitos y sus tipos. Memorias de un bit. Expresión del funcionamiento. Análisis y Síntesis de sistemas secuenciales asíncronos y síncronos. Limitaciones de la máquina de estados finita determinista.

UNIDAD N° 8: Lógica Programada y Memorias

Unidades de memoria. Estructuras. Estáticas y dinámicas. Descripción de las tecnologías. Procesos de lectura estáticos y dinámicos. Procesos de escritura estáticos y dinámicos. Diagrama temporal. Introducción a dispositivos programables.

PROGRAMA DE TRABAJOS PRACTICOS

PRÁCTICO N° 1: Principios de Electrónica

Objetivos Específicos: que el estudiante adquiera los conocimientos básicos de análisis y cálculo de las magnitudes físicas de uso en la electrónica, a través de la aplicación de las leyes que la gobiernan.

Contenidos: Mediante una serie de ejercicios de cálculo se analizarán las tensiones y corrientes en circuitos básicos. Haciendo uso de gráficos se analizará en detalle la conversión analógica y digital de señales.

PRÁCTICO N° 2: Introducción a los Dispositivos Semiconductores

Objetivos Específicos: que el estudiante comprenda los fundamentos del funcionamiento intrínseco de las compuertas lógicas a partir del estudio de los elementos activos constitutivos.

Contenidos: Mediante el análisis y cálculo de circuitos con elementos activos, se comprenderá el funcionamiento en las diferentes regiones, con sus implicancias en las salidas.

PRÁCTICO N° 3: Familias Lógicas según la Tecnología

Objetivos Específicos: Que el estudiante adquiera la capacidad de interpretar y elegir la familia lógica correspondiente en función de los requerimientos circunstanciales externos.

Contenidos: A través de la comparación de las data sheets de las diferentes familias lógicas, el estudiante podrá comprobar y comprender las ventajas y desventajas de cada una de ellas.

ASL



LA RIOJA, 22 AGO 2019

.../// (6)

ANEXO I - RESOLUCIÓN CD DACyTAPAU N° 284

PRÁCTICO N° 4: Álgebra de Boole

Objetivos: Estudiar los fundamentos matemáticos que conforman la base de la electrónica digital. Comprender y relacionar diferentes situaciones a las que se le puede aplicar este álgebra.

Contenidos: La formación práctica de esta unidad, tendrá como base, una serie de ejercicios en el que se aplique los postulados y teoremas en diferentes dominios. Se propondrá también el diseño de circuitos que permitan afirmar la comprensión y su aplicación mediante la aplicación en problemas reales o ficticios en sus diferentes modalidades de formulación y modelado. Se tendrá en cuenta la posibilidad de abordar experiencias de laboratorio que permitan verificar y comprobar el funcionamiento de estos circuitos utilizados.

PRÁCTICO N° 5: Circuitos Codificadores y Multiplexores

Objetivos: Abordar el análisis funcional de circuitos MSI, interpretar los códigos y señales multiplexadas en aplicaciones típicas.

Contenidos: Se propondrá al estudiante, abordar el diseño y análisis de aplicación de diferentes circuitos MSI, contemplando la posibilidad de la utilización de cualquier herramienta de simulación por software. Se tendrá en cuenta la posibilidad de abordar experiencias de laboratorio que permitan verificar y comprobar el funcionamiento de estos circuitos utilizados.

PRÁCTICO N° 6: Circuitos de Aritmética y Lógica

Objetivos: Comprender y estudiar como se implementan a nivel de hardware las operaciones aritméticas y lógicas. Estudiar la representación binaria de los números y sus operaciones.

Contenidos: Se presentará al estudiante una serie de ejercicios que le permitan asimilar los contenidos vistos en teoría. Así también se propondrá al estudiante el diseño de una unidad de resolución de operaciones matemáticas que permitan la aplicación de lo estudiado. Se tendrá en cuenta la posibilidad de abordar experiencias de laboratorio que permitan verificar y comprobar el funcionamiento de estos circuitos utilizados.

PRÁCTICO N° 7: Autómatas de Estados Finitos

Objetivos: Integrar los conocimientos brindados en la materia hasta este punto y presentar la síntesis de circuitos digitales secuenciales.

Contenidos: Se propone al estudiante un conjunto de problemas de complejidad media y de aplicabilidad cotidiana para que analice, diseñe y en lo posible implemente teniendo como base un circuito secuencial digital. Se tendrá en cuenta la posibilidad de abordar experiencias de laboratorio que permitan verificar y comprobar el funcionamiento de estos circuitos diseñados.

AM

///...



LA RIOJA, 22 AGO 2019

.../// (7)

ANEXO I - RESOLUCIÓN CD DACyTAPAU N° 284

PRÁCTICO N° 8: Lógica Programada y Memorias

Objetivo: Comprender el mapeado de memoria relacionada con un microprocesador y la síntesis de circuitos con lógica programables.

Contenido: Se planteará al estudiante, el diseño de un sistema de memoria a partir de un modelo de microcontrolador que puede ser ficticio o real. O mediante una presentación por parte del estudiante, del proceso de programación de FPGA.

EVALUACIÓN

Tipos de evaluación a implementar:

Inicial X¹

De Proceso X²

Final X³

1- Mediante el diálogo con la cohorte, se indagará a fin de establecer el nivel de conocimientos y experiencia de los estudiantes. No queda descartado usar una evaluación escrita para obtener esta información. Ambas evaluaciones tienen carácter de diagnóstico.

2- Se planifica 4 evaluaciones parciales teórico-prácticas, trabajos prácticos de aula y experimentales. Las fechas tentativas, serán definidas al inicio del ciclo lectivo por el equipo de cátedra y serán informadas a los estudiantes dentro de las dos primeras encuentros presenciales. Los resultados obtenidos de estas evaluaciones, tiene como objetivo, recolectar información en relación a los conocimientos adquiridos y el desempeño en la producción escrita de los estudiantes. Asimismo, se utilizará como herramienta de autoevaluación de la cátedra.

3- Según el estudiante haya alcanzado la condición de libre, regular o promocionado, se evalúa para la aprobación de la asignatura. Mediante una encuesta final, que servirá para la autoevaluación de la cátedra.

Criterios de Evaluación:

La cátedra entiende y adopta como modalidad de evaluación, un proceso continuo e integral. Esta evaluación comprende el desarrollo de las clases, desempeño de los estudiantes y todo aspectos actitudinal como procedimental de los actores y dispositivos de la asignatura.

Para el caso particular de la evaluación de los estudiantes, el criterio central sobre el cual se definirá la evaluación, será la creatividad en la resolución de problemas propuestos, el cumplimiento de plazos para la presentación de los trabajos solicitados y la asistencia a las clases.

AP

///...



LA RIOJA, 22 AGO 2019

.../// (8)

ANEXO I - RESOLUCIÓN CD DACyTAPAU N° 284

Régimen de Aprobación :

Dependiendo de la condición a la que el estudiante puede asumir se tiene:

Para alumnos Regulares: La evaluación podrá consistir en una etapa teórico-práctica escrita con la modalidad de programa abierto. Luego de aprobada esta instancia, tendrá la posibilidad de acceder a una exposición oral de temas seleccionado por el tribunal.

Para alumnos Libres: La evaluación podrá consistir en una primera etapa en un examen multiple choice de la totalidad del programa. Se considerará aprobado con un 70% de las respuestas correctas. Aprobada esta instancia, el estudiante será evaluado del mismo modo que los alumnos regulares.

c) Régimen Sistema de Promoción sin Examen Final: Para el caso que sea aprobado por la autoridad competente, se prevé en esta planificación la posibilidad que los estudiantes puedan acceder a la promoción total de esta asignatura cumpliendo los siguientes requisitos:

- 1- Solo podrán acceder a esta condición, los estudiantes que tengan aprobada la totalidad de las asignaturas correlativas a la fecha de finalización del cuatrimestre.
 - 2- Los aspirantes a esta condición deberán inscribirse ante el docente titular.
 - 3- Asistir al 80% de las clases teóricas y prácticas.
 - 4- Aprobar todas las evaluaciones y prácticos planteados por el docente JTP con puntaje mayor a seis.
 - 5- Aprobar un coloquio final en relación a una unidad del programa ante el docente titular.
- El estudiante que no alcance la puntuación requerida para la promoción pero que obtenga un promedio de 4 o más quedará con condición de Regular. En caso de no haber alcanzado la condición anterior, quedará en condición de Libre⁴.

4- Para casos en que los docentes consideren pertinente, podrán solicitar a los estudiantes la confección de una monografía ó guía de estudios que le ayude a cumplimentar sus conocimientos.

BIBLIOGRAFÍA

Bibliografía básica:

[1]. Roger L. Tokheim, “Principios Digitales”, McGraw Hill, 1995

[2]. Enrique Mandado, “Sistemas Electrónicos Digitales” 6ta Edición, Marcombo, 1987

[3]. Mario Carlos Ginzburg, “Introducción a las Técnicas Digitales con Circuitos Integrados”, 8va Edición. 1998

[4]. Antonio Hermosa Dante, “Electrónica Digital Fundamental”, Marcombo, 1990

///...



LA RIOJA, 22 AGO 2019

.../// (9)

ANEXO I - RESOLUCIÓN CD DACyTAPAU N° 284

- [5]. *Jean Pierre Deschamps, “Síntesis de Circuitos Digitales”, Thomson, 2002*
- [6]. *Javier Garia Zubia y otros, “Sistemas Digitales y Tecnología de Computadores”, Thomson, 2007*
- [7]. *Carmen Baena Oliva y otros, “Problemas de Circuitos y Sistemas Digitales”, Mc Graw-Hill*
- [8]. *José Daniel Muñoz Frías, “Introducción a los Sistemas Digitales. Un enfoque usando lenguajes de descripción de hardware”, 2012*
- [9]. *Thomas L. Floyd, “Fundamentos de sistemas digitales”, Pearson Educación, 2006*

Bibliografía complementaria:

- [0]. *Maldonado Ricardo F., “Notas de cátedra: Sistemas Secuenciales”, 2007.*
- [0]. *[Boole, 1854] Boole, G. (1854). An investigation of the laws of thought. <http://www.archive.org/details/investigationofl00boolrich> .*
- [0]. *[Chu-Carroll, 2006] Chu-Carroll, M. C. (2006). Good math, bad math : Roman numerals and arithmetic. http://scienceblogs.com/goodmath/2006/08/roman_numerals_and_arithmetic.php .*
- [0]. *[Goldstine and Goldstine, 1996] Goldstine, H. and Goldstine, A. (1996). The electronic numerical integrator and computer (ENIAC). Annals of the History of Computing, IEEE, 18(1):10-16.*
- [0]. *[Intel, 1973] Intel (1973). 4004 schematics. <http://www.intel.com/about/companyinfo/museum/exhibits/4004/docs.htm> .*

HORARIOS DE CLASES

	Lunes	Martes	Miércoles	Jueves	Viernes	Sábado
HORAS						
Teórico						
Prácticas		18:00 a 20:00 hs	09:00 a 11:00 hs			

AW



MINISTERIO DE EDUCACIÓN DE LA NACIÓN
UNIVERSIDAD NACIONAL DE LA RIOJA
CONSEJO DEPARTAMENTAL
DEPARTAMENTO ACADÉMICO DE CIENCIAS Y TECNOLOGÍAS
APLICADAS A LA PRODUCCIÓN, AL AMBIENTE Y AL URBANISMO

“2019 – Año del 70° Aniversario de la Gratuidad de la Enseñanza Universitaria”

LA RIOJA, 22 AGO 2019

.../// (10)

ANEXO I - RESOLUCIÓN CD DACyTAPAU N° 284

CRONOGRAMA							
SEMANA N°	CLASES TEÓRICAS		CLASES PRÁCTICAS		CLASES DE LAB.		EVALUACION
	Unidad N°	Horas	T.P. N°	Horas	T.P.L. N°	Horas	
1	1	3,15	1	3,15			
2	1	3,15	1	3,15			
3	2	3,15	2	3,15			
4	2	3,15	2	3,15			
5	3	3,15	3	3,15			
6	-	3,15	3	3,15			Parcial
7	4	3,15	4	3,15			
8	5	3,15	5	3,15			
9	6	3,15	-	3,15			Parcial
10	6	3,15	6	3,15			
11	7	3,15	7	3,15			
12	7	3,15	7	3,15			
13	-	3,15	8	3,15			Parcial
14	8	3,15	-	3,15			Parcial
15	8	2	-	2			Recuperatorio
HORAS TOTALES		30		30			

Dra. Alicia Azucena Leiva
Presidente Consejo Departamental
Dpto Académico de Cs. Y Tecnologías Aplicadas
a la Producción al Ambiente y al Urbanismo
Universidad Nacional de La Rioja